

تمرین اول درس معماری سیستم‌های موازی

۱ در یک پردازنده با یک هسته و یک بند (Thread) سخت‌افزاری، فرض کنید تأخیر خواندن از حافظه ۱۰۰ دور (Cycle) و خواندن از حافظه‌ی نهان یک دور طول می‌کشد. همچنین فرض کنید حافظه‌ی نهان کاملاً شرکت‌پذیر (Fully Associative) است، اندازه‌اش ۱۰۲۴ است و از الگوریتم LRU برای جایگزینی استفاده می‌کند. همچنین اندازه‌ی بلوک حافظه‌ی نهان (Cacheline) شانزده بایت و اندازه‌ی هر عنصر آرایه چهار بایت است. به سؤالات زیر پاسخ دهید.

```
for (i = 0; i < 10000; i++) {  
    x = A[i] + A[i + 8];  
    process(x); // performs about 20 instructions  
}
```

- ۱.۱ اجرای شبه کد بالا تقریباً چند دور طول می‌کشد.
- ۲.۱ در صورتی که پردازنده از دو بند سخت‌افزاری برای اجرا بهره‌بردارد، آیا بدون تغییر برنامه، بهبودی در سرعت اجرای آن مشاهده خواهد شد؟ فرض کنید اجرای یک بند تنها به دلیل تأخیر (Stall) دسترسی به حافظه به بند دیگر انتقال می‌یابد و امکان انجام درخواست همزمان از حافظه توسط چند بند وجود دارد.
- ۳.۱ مشابه قسمت قبل فرض کنید پردازنده از دو بند سخت‌افزاری برای اجرا بهره‌بردارد و شبه کد بالا بین دو بند نرم‌افزاری تقسیم شده است که بند اول ۵۰۰۰ دور اول حلقه و بند دوم بقیه‌ی دورها را اجرا می‌کند. زمان اجرا را تقریباً بزنید. میزان تسریع را نیز محاسبه نمایید.
- ۴.۱ فرض کنید به جای دو بند، پردازنده از دو هسته برای اجرای موازی دو بند قسمت قبل بهره‌بردارد. زمان اجرا را تقریباً بزنید و میزان تسریع را محاسبه نمایید.
- ۵.۱ اگر پهنای باند باس حافظه ۱۰ GB/s و سرعت پردازنده ۱ GHz باشند، اضافه کردن چند هسته برای افزایش سرعت برنامه‌ی بالا مؤثر است (فرض کنید حلقه بین تعداد مساوی بند نرم‌افزاری تقسیم شده باشد). به همین سؤال در مورد بندها نیز پاسخ دهید.

۲ در سؤال قبل، استفاده از گسترش SIMD ۱۲۸-بیتی پردازنده (که عملگری را به صورت همزمان روی ۴ عملوند انجام می‌دهد) چه تغییری در زمان اجرای کد ایجاد می‌کند. فرض کنید زمان هر بار فراخوانی تابع process وقتی که با دستورات SIMD پیاده‌سازی شود، به ۳۰ دور افزایش می‌یابد (توضیح دهید چرا زمان اجرای تابع افزایش می‌یابد).

۳ پردازنده‌ای کد زیر را اجرا می‌کند (کد میانی نمایش داده شده است). فرض کنید هر دستور می‌تواند در یک دور اجرا شود و اجرای بدون ترتیب (Out-of-order) و حدس پرش (Branch prediction) انجام نمی‌شود.

```

t0 ← 2
t1 ← 5
t2 ← t0 + t1
t3 ← t1 + t2
t2 ← t0 - t1
t5 ← t3 - t0
if t5 > t3 goto L1
t6 ← t2
goto L2
L1: t6 ← t5
L2: t7 ← t6 * 2
t8 ← 0

```

- ۱.۳ از هر یک از چهار نوع وابستگی (سه وابستگی داده و یک وابستگی کنترل) یک مورد در این شبه کد نشان دهید.
- ۲.۳ تعداد دوره‌های لازم برای اجرای این دستورات را با یک پردازنده‌ی Superscalar که توانایی اجرای سه دستور همزمان را دارد بدست آورید.
- ۳.۳ یکی از این وابستگی‌های را با تغییر نام رفع کنید. آیا بهبودی در زمان اجرای برنامه ایجاد می‌شود؟
- ۴.۳ در صورتی که پردازنده بتواند دستورات را بدون ترتیب اجرا کند چه تغییری در این تعداد رخ می‌دهد؟
- ۵.۳ در صورتی که پردازنده چند بند یا هسته داشته باشد زمان اجرای برنامه کاهش می‌یابد؟

۴ آرایه‌ی تپنده‌ای (Systolic Array) خطی و با پنج سلول ارائه دهید که دو دنباله از اعداد p_i و q_i به آن وارد شوند (از دو جهت مخالف آرایه). آرایه باید مقادیرهای s_i را برگرداند که در آن $s_i = p_i q_i + p_1 q_1 + \dots + p_i q_i$ است.

۵ گراف جریان داده را برای شبه کد زیر بکشید. در معماری جریان داده، با وجود یک، دو و سه پردازنده، زمان اجرای این شبه کد را محاسبه کنید.

```

int f(int a, int b) {
    int c;
    if (a < 0)
        c = -a;
    else
        c = a;
    if (b > c)
        return (b - c) * (a * a);
    else
        return a * a;
}

```