

## تمرین اول درس معماری سیستم‌های موازی

- ۱ (۷۰) در یک پردازنده با یک هسته و یک Thread، فرض کنید تأخیر خواندن هر یک از عناصر آرایه از حافظه ۱۰۰ دور (Cycle) و خواندن آن از حافظه نهان یک دور طول می‌کشد و حافظه‌ی نهان کاملاً شرکت‌پذیر (Fully Associative) است و از الگوریتم LRU برای جایگزینی استفاده می‌کند. همچنین فرض کنید اندازه‌ی Cacheline شانزده بایت و اندازه‌ی هر عنصر آرایه چهار بایت باشند. به سؤالات زیر پاسخ دهید.

```
for (i = 0; i < 65536; i++) {  
    x = A[i];  
    process(x); // performs about 40 instructions  
}
```

- ۱.۱ اجرای شبه کد بالا تقریباً چند دور طول می‌کشد.
- ۲.۱ در صورتی که پردازنده از دو سخت‌افزاری برای اجرا بهره ببرد، آیا بدون تغییر برنامه، بهبودی در سرعت اجرای آن مشاهده خواهد شد؟ فرض کنید اجرای یک Thread تنها به دلیل تأخیر (Stall) دسترسی به حافظه به دیگر انتقال می‌یابد و امکان انجام درخواست همزمان از حافظه توسط چند Thread وجود دارد.
- ۳.۱ مشابه قسمت قبل فرض کنید پردازنده از دو سخت‌افزاری برای اجرا بهره می‌برد و شبه کد بالا بین دو ریسمان نرم‌افزاری تقسیم شده است که ریسمان اول ۳۲۷۶۸ دور اول حلقه و ریسمان دوم بقیه‌ی دورها را اجرا می‌کند. زمان اجرا را تقریب بزنید. میزان تسریع را نیز محاسبه نمایید.
- ۴.۱ فرض کنید به جای دو Thread، پردازنده از دو هسته برای اجرای موازی دو ریسمان قسمت قبل بهره ببرد. زمان اجرا را تقریب بزنید و میزان تسریع را محاسبه نمایید.
- ۵.۱ با فرض نامحدود بودن پهنای باند حافظه، حداکثر میزان سریع را با اضافه کردن تعداد هسته‌ها محاسبه کنید.
- ۶.۱ اگر پهنای باند باس حافظه  $10 \text{ GB/s}$  و سرعت پردازنده  $1 \text{ GHz}$  باشند، اضافه کردن چند هسته برای افزایش سرعت برنامه‌ی بالا مؤثر است.

۲۰) پردازنده‌ای کد زیر را اجرا می‌کند (کد میانی نمایش داده شده است). فرض کنید هر دستور می‌تواند در یک دور اجرا شود و اجرای بدون ترتیب (Branch prediction) و حدس پرش (Out-of-order) انجام نمی‌شود.

```
t0 ← 2  
t1 ← 5  
t2 ← t0 + t1  
t3 ← t1 + t2  
t4 ← t0 - t1  
t5 ← t3 - t0  
if t5 > t3 goto L1  
t6 ← t4  
goto L2  
L1: t6 ← t5  
L2: t7 ← t6 * 2  
t8 ← 0
```

۱.۲ تعداد دورهای لازم برای اجرای این دستورات با یک پردازنده‌ی Superscalar که توانایی اجرای دو دستور همزمان را دارد را بدست آورید.

۲.۲ یک کامپایلر چگونه می‌تواند زمان اجرای این دستورات را بهبود دهد.

۳.۲ در صورتی که پردازنده بتواند دستورات را بدون ترتیب اجرا کند چه تغییری در این تعداد رخ می‌دهد؟

۴.۲ در صورتی که پردازنده چند Thread داشته باشد آیا تغییری در این تعداد رخ می‌دهد؟